

ОБ ОДНОМ ПОДХОДЕ К СИНТЕЗУ СХЕМ КОНТРОЛЯ ДЕШИФРАТОРОВ

*Д.В. Гутенко, аспирант,
Сумский государственный университет, г. Сумы*

В статье предложен оригинальный метод синтеза устройств обнаружения ошибок для дешифраторов. Приведены схемы таких устройств и дана сравнительная оценка их аппаратурных затрат.

***Ключевые слова:** дешифратор, разрешённые комбинации, обнаруживаемые ошибки, помехоустойчивость, аппаратурные затраты.*

У статті запропонований оригінальний метод синтезу пристроїв виявлення помилок для дешифраторів. Наведено схеми таких пристроїв і дана порівняльна оцінка їх апаратурних витрат.

***Ключові слова:** дешифратор, дозволені комбінації, помилки, що виявляються, перешкодостійкість, апаратурні витрати.*

ВВЕДЕНИЕ И ПОСТАНОВКА ЗАДАЧИ

Одним из важных критериев качества работы цифровых устройств и систем является их помехоустойчивость. Среди таких устройств особое значение приобрели дешифраторы, которые широко используются как самостоятельно, так и в качестве компонентов других цифровых устройств, таких, к примеру, как мультиплексоры, постоянные запоминающие устройства и др. Одним из распространённых методов повышения помехоустойчивости дешифраторов является анализ информации на их выходах, в процессе которого выявляются обнаруживаемые ошибки [1]. Обнаруживаемыми ошибками в дешифраторах будут такие их состояния, при которых на выходах дешифраторов будут находиться одни нули или число единиц станет больше одной единицы. Остальные состояния, когда число единиц на выходах дешифраторов равно одной единице, но меняется расположение этой единицы по отношению к исходному правильному ее положению, относятся к необнаруживаемым ошибочным состояниям дешифраторов. Соответственно для выявления обнаруживаемых ошибок широко используется свойство дешифраторов, согласно которому во время их правильной работы на одном из их выходов постоянно должна находиться единица [1, 2, 3]. Однако при нахождении ошибок в дешифраторах необходимо учитывать то, что их контролирующие схемы находят не всегда все обнаруживаемые ошибки, что снижает глубину контроля. Для увеличения глубины контроля необходимо искать методы, позволяющие повысить ее в пределе до нахождения ста процентов обнаруживаемых ошибок. Очевидно, что необнаруживаемые ошибки, когда одновременно 1 переходит в 0, а 0 - в 1, никакими методами контроля не могут быть обнаружены. В зависимости от глубины контроля выявляемых ошибок меняется и количество аппаратурных затрат, идущих на построение устройств контроля дешифраторов, которое, очевидно должно возрастать с ростом глубины контроля. В данной работе ставится задача синтеза схем контроля дешифратора, которые бы выявляли все обнаруживаемые ошибки при приемлемой величине аппаратурных затрат.

ЛОГИЧЕСКОЕ РЕШЕНИЕ ЗАДАЧИ

Доля разрешённых комбинаций, получаемых на выходе дешифратора, будет равна

$$D = \frac{n}{2^n}, \quad (1)$$

где n – количество выходов дешифратора [4, 5].

Обозначим сигналы на выходах дешифратора в виде переменных x_1, \dots, x_n . Тогда каждому правильному набору сигналов будет соответствовать логическое произведение переменных. Например, разрешённому набору сигналов 10...00 будет соответствовать произведение $x_1\bar{x}_2\dots\bar{x}_{n-1}\bar{x}_n$. Число таких произведений, очевидно, будет равно n . В случае $n = 2$ при их объединении будет получена логическая функция

$$F_n = x_1\bar{x}_2\dots\bar{x}_{n-1}\bar{x}_n + \bar{x}_1x_2\dots\bar{x}_{n-1}\bar{x}_n + \dots + \bar{x}_1\bar{x}_2\dots x_{n-1}\bar{x}_n + \bar{x}_1\bar{x}_2\dots\bar{x}_{n-1}x_n, \quad (2)$$

которую определим как функцию выходов дешифратора.

Лемма: функция F_n находит все обнаруживаемые ошибки дешифратора.

Доказательство. При появлении на выходах дешифратора нескольких единиц все логические произведения функции F_n будут, очевидно, равны нулю, так как по определению в F_n входят только те произведения, которые имеют только одну переменную без инверсии. А так как на вход функции поступают несколько единиц, то обязательно хотя бы одна из них будет соответствовать в произведении переменной с инверсией, что приведет к ее нулевому значению, а значит, и к нулевому значению всего произведения. В результате все произведения станут равными нулю, а с ними и сама функция F_n станет равняться 0, что является признаком ошибки в работе дешифратора.

В случае появления только нулей на выходах дешифратора очевидно, что в каждом из произведений переменная без инверсии станет равной нулю и соответственно все произведения функции F_n , и их сумма также станут равны нулю. Следовательно, и при появлении числа более чем одной единицы, и при появлении только нулей функция F_n будет равна 0, что является признаком ошибки в работе дешифратора. Причем других обнаруживаемых ошибок на выходах дешифратора не может быть. Следовательно, функция F_n находит все обнаруживаемые ошибки дешифратора. **Лемма доказана.**

Теорема

$$F_{n-i} = F_{n-1-i}\bar{x}_{n-i} + G_{n-1-i}x_{n-i}, \quad (3)$$

где $G_{n-1-i} = \bar{x}_1\bar{x}_2\dots\bar{x}_{n-1-i}$, $i = n - 2$.

Примечание. Ограничение $i = n - 2$ в теореме обусловлено необходимостью наличия начального выражения для F_{n-i}

Доказательство. Для дешифратора с $n - 1$ разрядами функция F_n , заданная выражением (2) преобразуется в функцию

$$F_{n-1} = x_1\bar{x}_2\dots\bar{x}_{n-2}\bar{x}_{n-1} + \bar{x}_1x_2\dots\bar{x}_{n-2}\bar{x}_{n-1} + \dots + \bar{x}_1\bar{x}_2\dots x_{n-2}\bar{x}_{n-1} + \bar{x}_1\bar{x}_2\dots\bar{x}_{n-2}x_{n-1},$$

и тогда функцию F_n можно представить как

$$F_n = (x_1\bar{x}_2\dots\bar{x}_{n-1} + \bar{x}_1x_2\dots\bar{x}_{n-1} + \dots + \bar{x}_1\bar{x}_2\dots x_{n-1})\bar{x}_n + \bar{x}_1\bar{x}_2\dots\bar{x}_{n-1}x_n = F_{n-1}\bar{x}_n + \bar{x}_1\bar{x}_2\dots\bar{x}_{n-1}x_n.$$

Аналогично представим функцию

$$F_{n-1} = F_{n-2}\bar{x}_{n-1} + \bar{x}_1\bar{x}_2\cdots\bar{x}_{n-2}x_{n-1}.$$

Данную процедуру можно продолжить, каждый раз уменьшая значение параметра n . Очевидно, что для произвольного шага i

$$F_{n-i} = F_{n-i-1}\bar{x}_{n-i} + \bar{x}_1\bar{x}_2\cdots\bar{x}_{n-i-1}x_{n-i}.$$

Если ввести дополнительную функцию

$$G_{n-i} = \bar{x}_1\bar{x}_2\cdots\bar{x}_{n-1}\bar{x}_{n-i} = G_{n-1-i}\bar{x}_{n-i},$$

то последнее выражение приобретет вид

$$F_{n-i} = F_{n-1-i}\bar{x}_{n-i} + G_{n-1-i}x_{n-i}.$$

Теорема доказана.

Таким образом, любую функцию вида (2) можно выразить через рекурсивную функцию с параметром n , меньшим на 1.

Так как при $n = 2$ функция (2) принимает вид

$$F_2 = x_1\bar{x}_2 + \bar{x}_1x_2,$$

то с учётом формулы (3) и значения $i = n - 2$ формула (2) примет следующий вид:

$$F_2 = x_1\bar{x}_2 + \bar{x}_1x_2 = F_1\bar{x}_2 + G_1x_2. \quad (4)$$

Очевидно, что в этом случае $F_1 = x_1$, $G_1 = \bar{x}_1$. Данные значения являются начальными для функций F_{n-i} и G_{n-i} и тогда, используя уравнение (3), можно получить функцию вида (2) для любого количества переменных.

Уравнение (3) можно использовать для синтеза устройства защиты от ошибок дешифраторов. Оно состоит из ряда однотипных блоков, описываемых выражением (3). В качестве входных переменных для каждого блока будут использоваться значение выходов предыдущего блока и значение одного выхода дешифратора, который ещё не анализировался предыдущими блоками, а на первый блок подаются сигналы $F_1 = x_1$, $G_1 = \bar{x}_1$ вместо сигналов с выходов предыдущего блока. Каждый блок будет реализовывать две функции. Первая функция

$$F_{n-i} = F_{n-1-i}\bar{x}_{n-i} + G_{n-1-i}x_{n-i} \quad (5)$$

будет предоставлять информацию о наличии или отсутствии одного единичного значения среди переменных x_1, \dots, x_{n-i} . Наличие нуля для этой функции на выходе последнего универсального блока будет свидетельствовать об обнаружении ошибок.

Вторую функцию

$$G_{n-i} = G_{n-1-i}\bar{x}_{n-i} \quad (6)$$

будет реализовывать специальный блок. Эта функция имеет вспомогательный характер и предназначена для уменьшения количества операций в устройстве. Можно было бы обойтись без неё, но при этом

каждый раз для функции $F_n = F_{n-1}\bar{x}_n + \bar{x}_1\dots\bar{x}_{n-1}x_n$ необходимо было бы выполнять перемножение всех инверсий переменных от \bar{x}_1 до \bar{x}_{n-1} . А при наличии функции G_n каждый раз в блоке идёт умножение одной инверсии переменной на результат перемножения инверсий переменных, полученный в предыдущих блоках.

СИНТЕЗ СХЕМ КОНТРОЛЯ

Обозначим блок, реализующий функции (5) и (6) как А1 (рис. 1). При последовательном подключении блоков А1 можно получить устройство обнаружения ошибок для дешифраторов с любой разрядностью (рис. 2).

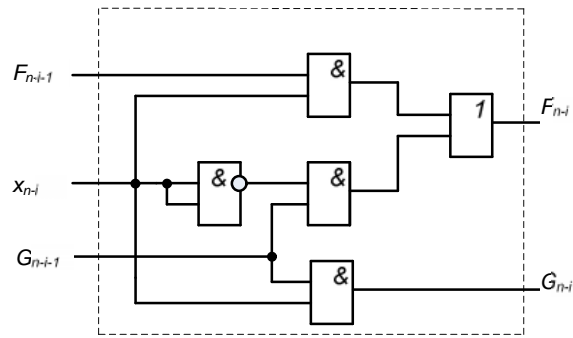


Рисунок 1 – Схема блока А1

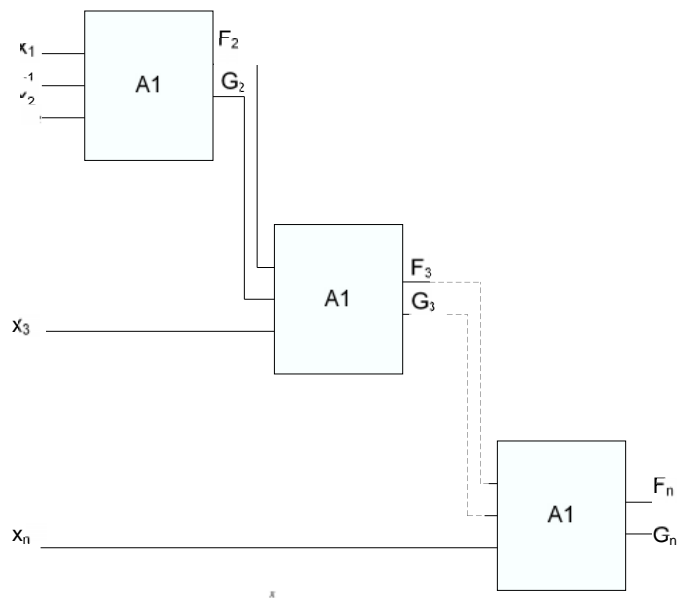


Рисунок 2 – Схема обнаружения ошибок

Так как в предлагаемом устройстве контроля дешифратора обнаруживаются все обнаруживаемые ошибки, то согласно [4] доля разрешённых комбинаций будет равна $D_1 = n / 2^n$.

Сравним предлагаемую схему обнаружения ошибок на выходе дешифратора со схемой проверки на чётность [1], представленной на

рисунке 3. Данная схема состоит из схем неравнозначности, работу которых может выполнить схема, изображённая на рисунке 4.

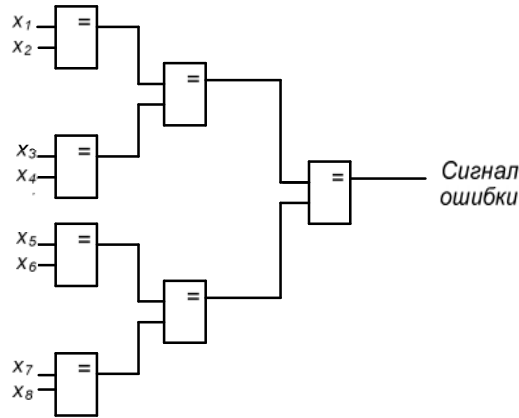


Рисунок 3 – Схема контроля по чётности

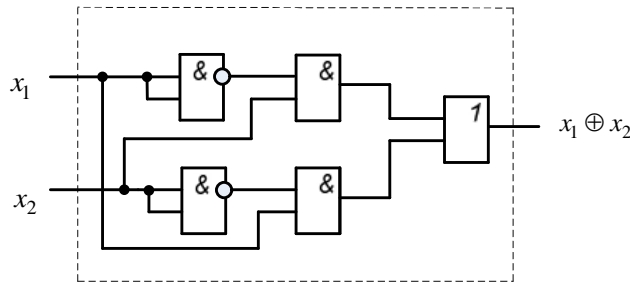


Рисунок 4 – Схема неравнозначности

ОЦЕНКА ПОМЕХОУСТОЙЧИВОСТИ

Очевидным недостатком схемы контроля по чётности является относительно невысокая способность обнаружения ошибок. Независимо от разрядности дешифратора доля разрешённых комбинаций в таком устройстве всегда будет равна $D_2 = 0,5$.

Сравнивая доли обнаруживаемых ошибок для схем контроля по чётности и предлагаемых схем контроля для n -разрядного дешифратора, придем к следующему отношению S :

$$S = \frac{D_2}{D_1} = \frac{0,5 \cdot 2^n}{n} = \frac{2^{n-1}}{n}. \quad (7)$$

Для любого $n > 1$ выражение S будет больше единицы. При больших значениях n числитель 2^{n-1} значительно больше знаменателя n , то есть схема контроля по чётности всегда обеспечивает худшую помехоустойчивость, чем предлагаемая схема контроля по чётности, а при увеличении разрядности дешифратора разница между работой схемы контроля по чётности и предлагаемой схемой контроля дешифратора будет только увеличиваться.

ОЦЕНКА АППАРАТУРНЫХ ЗАТРАТ

Проведём оценку аппаратурных затрат для схем обнаружения ошибок на блоках А1. Аппаратурные затраты для одного блока равны 10 входам

(по Квайну). Схема обнаружения ошибок, состоящая из одного блока, предназначена для работы с двумя входными переменными, а при добавлении к её выходам дополнительных блоков входная разрядность увеличивается каждый раз на единицу. Поэтому суммарная оценка аппаратурных затрат для устройств обнаружения ошибок с входной разрядностью n будет равна

$$C_1(n) = 10(n - 1). \quad (8)$$

Рассчитаем аппаратурные затраты для схемы контроля по чётности. Для одной схемы неравнозначности аппаратурные затраты по входам равны 10. Количество ступеней растет пропорционально логарифму входной разрядности устройства. Для n -разрядного дешифратора в первой ступени количество схем неравнозначности будет равно $n/2$. В каждой следующей ступени количество схем неравнозначности будет уменьшаться в 2 раза до тех пор, пока их количество не станет равно единице. Нетрудно заметить, что количество схем неравнозначности в ступенях являются членами геометрической прогрессии. При подсчёте суммарного количества схем неравнозначности (согласно общеизвестной формуле о сумме геометрической прогрессии) и при умножении полученного результата на количество аппаратурных затрат в одной схеме неравнозначности можно получить аппаратурные затраты для всей схемы:

$$C_2(n) = (2^0 + 2^1 + 2^2 + \dots + 2^{n-1}) \cdot 10 = \frac{n-1}{2-1} \cdot 10 = 10(n-1). \quad (9)$$

Соотношение Q аппаратурных затрат для предлагаемой схемы контроля дешифратора и схемы контроля по чётности имеет вид

$$Q = \frac{C_2(n)}{C_1(n)} = \frac{10(n-1)}{10(n-1)} = 1. \quad (10)$$

Исходя из проведённых оценок следует, что и в схемах контроля дешифраторов на блоках А1 и в схемах контроля по чётности аппаратурные затраты возрастают линейно при увеличении количества входных переменных. При этом схема контроля по чётности будет потреблять такое же количество аппаратурных затрат, как и предлагаемая схема контроля дешифратора с такой же разрядностью.

ВЫВОДЫ

Предлагаемые схемы контроля дешифраторов в отличии от схем контроля по чётности могут обнаруживать все обнаруживаемые ошибки. При этом схема контроля по чётности потребляет такое же количество аппаратурных затрат, как и предлагаемая схема.

SUMMARY

ABOUT ONE OF THE METHODS OF BUILDING DEVICES OF DECODER CONTROLLING

*D.V. Gutenko,
Sumy State University, Sumy*

The original method of building devices of error detection in decoder was considered in the paper. Schemes of such devices were given and comparative evaluations of their hardware costs were made.

Key words: *decoder, permissible combinations, detectable errors, noise immunity, hardware costs.*

СПИСОК ЛІТЕРАТУРЫ

1. Угрюмов Е. П. Цифровая схемотехника. – Санкт Петербург: БХВ-Петербург, 2010. - С. 816.
2. Согомонян Е. С. Самопроверяемые устройства и отказоустойчивые системы / Е. С. Согомонян, Е. В. Слабаков. – Москва: Радио и связь, 1989. – 208 с.
3. Каган Б. М. Основы эксплуатации ЭВМ / Б. М. Каган, И. Б. Мкртумян. – Москва: Энергоатомиздат, 1988. – 423 с.
4. Гутенко Д. В. Оценка помехоустойчивости линейного двоичного дешифратора / Д. В. Гутенко // Вісник СумДУ. – 2009. - № 2. - С. 175 –180.
5. Березюк Н. Т. Кодирование информации: справочник / Н. Т. Березюк. – Харьков: Вища школа, 1978. - 252 с.

Поступила в редакцию 8 сентября 2011 г.